2. 性能評価サブ WG 報告

2.1. サブ WG まとめ

性能評価サブ WG まとめ役
東京海洋大学　　吉岡　諭

このサブ WG では、HPC のハード面の性能について、各社マシンの基礎性能の比較や、実アプリでの比較、自動並列化能力の比較、書式付 IO 性能の比較などを行う、ということがテーマになっている。HPC 技術 WG が発足した 2007 年には、PC の CPU はデュアルコアが主流となり始めていて、クアッドコアの CPU はまだ少なかった。現在ではクアッドコアの CPU がノート PC にも搭載されるようになってきており、一方ハイエンドでは 6 あるいは 8 コアの CPU が出荷され始めている。そういう意味で当 WG の活動期間は CPU のマルチコア化の時代だったということになる。そのようなマルチコア CPU のクラスタがこれからの HPC の一つの方向性だとして、それではそのような計算機の性能はどのようなものなのか、またどのような並列化手法が良いのかを検討することが、このサブ WG の目的だったと言えよう。今後 HPC 向けの計算機において、CPU がさらにコア数を増やして、メニーコア化に向かうのか、または GPU のようなアクセラレータを備えたものが主流になるのか、まだ分からないところではあるが、ここでは現時点での計算機及び並列化手法の性能評価の結果を報告する。

性能評価は、既存の、あるいは新たに作成した種々のベンチマークプログラムを用いて行われた。対象となったハードウェアは CPU や構成等様々であり、また、コンパイラ、並列化手法（自動並列化、OpenMP、MPI)も様々である。よって、性能評価の結果は、たくさんの座標軸がある空間でのものとなっていて、そこからひとつの結論を導き出すのは難しいかもしれないが、これだけ様々なベンチマークを実行するのは個人ではなかなか出来ないことであり、今後 HPC 向け計算機を構築する際の一助になれば幸いである。また、必ずしも性能評価そのものではないが、性能向上を図るために役立つと思われるいくつかの報告もあるので、参考にして頂きたい。