

HPC 分野における GPU 活用技術

～ アクセラレータ技術 WG 成果報告 ～

SS 研 アクセラレータ技術 WG
とりまとめ役：井上弘士（九州大学）

[アブストラクト]

本講演では、2009 年からおよそ 2 年に渡り実施したアクセラレータ技術 WG の成果を報告する。特に、アクセラレーション技術として注目を集めている GPU の活用に焦点をあて、本 WG における主な成果の 1 つである「今後の GPU 活用のあるべき姿」を探るために実施した評価実験について報告する。

[キーワード]

アクセラレーション、GPU、ハイパフォーマンスコンピューティング、コンパイラ、チューニング

1. はじめに

スパコンシステムの計算性能は、これまで概ね 3 年で 10 倍のペースで向上してきた。近年はプロセッサの動作周波数を向上させることが技術的に難しくなったため、プロセッサコアの単体性能を向上させるのではなく、スパコンを構成するノード数を増やす、プロセッサのコア数を増やす（マルチコア化）など、数を増やすアプローチで性能向上のペースを維持してきた。その中で、近年注目されているのがアクセラレータである。汎用プロセッサは、HPC 以外の様々な用途での使用を想定しており、様々なプログラムで簡単に安定した性能が得られる様に実装面積の半分以上をキャッシュメモリとして使用しており、演算ユニットの占める面積比率は低い。それに対して、アクセラレータは HPC 用途にフォーカスしたプロセッサで、キャッシュメモリなどの非演算ユニットのリソース量を最小限に抑え、多数の演算ユニットを搭載して、演算ユニットの面積比率を高めることで、演算性能を高めるアプローチのプロセッサである。アクセラレータは高い演算性能を持つ反面、プログラム開発が難しいなど、その性能を引き出すのは簡単でない。実際に、特定アプリでは高い性能が得られるが、それ以外のアプリでは高い性能が得られないという問題がある。しかし、エクサスケール世代では飛躍的に電力あたり演算性能を高める必要があるため、汎用プロセッサと比べて電力あたり演算性能の優れたアクセラレータ技術は、エクサスケール世代の必須技術であると期待されている。

このような背景の下、SS 研アクセラレータ技術 WG を立ち上げ、アクセラレータとして近年普及しつつある GPU を事例として、将来のアクセラレータのあるべき姿を模索・議論した。特に、GPU に代表されるアクセラレータ上でのプログラム開発の現状とその課題、また、どうすればアクセラレータで高い性能を得られるのか、具体的な事例を用いて調査した結果を報告する。

2 . WG 活動概要

WG の活動を支えたメンバーを以下に示す。活動期間中に 8 回の会議を実施した。これらの会議においては、各メンバーによるアクセラレーション技術に関する技術報告に加え、各種実験トライアルの結果報告と議論、さらには、今後のアクセラレーション技術（大規模センター等での運用技術も含む）に関する議論を展開した。

	氏名	所属
担当幹事	村上 和彰	九州大学
推進委員	青木 尊之	東京工業大学
	遠藤 敏夫	東京工業大学
	黒川 原佳	理化学研究所
	滝沢 寛之	東北大学
	伊野 文彦	大阪大学
	井上 弘士	九州大学
	本田 宏明	九州大学
	堀田 耕一郎	富士通(株) 次世代テクニカルコンピューティング開発本部
	丸山 拓巳	富士通(株) エンタプライズサーバ事業本部
	坂口 吉生	富士通(株) TC ソリューション事業本部
	佐々木 啓	富士通(株) TC ソリューション事業本部
	久門 耕一	(株)富士通研究所
	成瀬 彰	(株)富士通研究所

3 . おわりに

本 WG の活動において、様々な知見を得ることができた。特に、1)市販コンパイラを用いた「手軽な」GPU の活用においては、ディレクティブの挿入に 2~3 時間程度費やすだけで、人手でのチューニングと比較して 40%程度の性能を得た。また、2)一般には「GPU に不向き」とされるアプリケーションにおいても、実装アルゴリズムを GPU 向けに再検討することで大幅な性能向上を達成できた。今後は、アプリ開発者と実装チューニングの連携、GPU - CPU の協調実行、などが重要になる事が分かった。