サイエンティフィック・システム研究会　2013 年 8 月 27 日
SS 研 HPC フォーラム 2013

将来のレイテンシコアの高度化・高効率化によるシステムについて

片桐孝洋
東京大学情報基盤センター

[アブストラクト]
東京大学を中心として、九州大学、富士通、日立製作所、日本電気による、「レイテンシコアの高度化・高効率化による将来の HPCI システムに関する調査研究」を行っている。2018 年頃設置可能な並列システムを、汎用型プロセッサからのアプローチで、フィージビリティ・スタディ（FS）を行う。本講演では、その内容を紹介する。

[キーワード]
コード最適化、コ・デザイン、汎用型プロセッサ、マルチコア、システムソフトウェア

[講演要旨]

１．目的とターゲットアプリケーション

本講演では、レイテンシコアの高度化・高効率化による将来の HPCI システムに関する調査研究（以降、単に「調査研究」とよぶ）における、ハードウェアとターゲットアプリケーションのコ・デザインの紹介を行う。第 4 期科学術基本計画（平成 23 年 8 月 19 日閣議決定）における、国家存立の基盤としての世界最高水準のハイパフォーマンス・コンピューティング技術の強化、及び科学技術基盤の充実強化に向けた重要な取り組みの一つとして、HPC 技術等の HPCI システムの高度化に必要な技術的知見を獲得することを目的とする。平成 24 年度と平成 25 年度に調査研究を実施する[(1)]。

１．１　調査研究の概略

本調査研究は、東京大学を中心に、九州大学、富士通、日立製作所、日本電気による調査研究である[(2)]。2018 年頃設置可能な並列システムを、汎用型プロセッサからのアプローチでフィージビリティ・スタディ（FS）を行う。アプリケーション、システムソフトウェア、アーキテクチャについて、コ・デザインを行うことに特徴がある。システムソフトウェアスタックの共通化（From PC cluster to high-end machines）も行う。

１．２　進め方について

「今後の HPCI 技術開発に関する報告書」[(3)(4)]の報告を尊重し、京および FX10 におけるアプリケーション並列性能、および、I/O 性能、耐故障性、および、運用・保守の観点から課題精査を行い、概念設計に反映する。このことが「コ・デザイン」である。

１．３　利用シナリオについて

利用シナリオとは、各アプリケーションにおける科学的に意味があるジョブの実行形態のことである。従来のように、単一のジョブで全系を使う形態だけでなく、以下の**アンサンブル型**を想定した上で、入出力ファイルなどの I/O 性能を含めてシステム全体の設計に反映させることが、本調査研究の大きな特徴である。

ここでアンサンブル型とは、全系の 1/10 から 1/1000 の資源を利用する 1 ジョブに対し、複数ジョブを同時実行して、全資源を使い切る形態のことである。この形態では、複数同時のファイル入力、および、複数同時のファイル出力が起こる。システムソフトウェアは、この状態での性能見積を行う。

１．４　性能予測の方法

ターゲットアプリケーションについて、概念設計中の計算機（以降、概念設計マシン）の実行時間（性能）を予測するため、以下の手法をとる。

I. **ホットスポット同定**：基本プロファイラ（主要な関数やループの実行時間が取得可能な性能プロファイラ）を用い、複数のホットスポット（ループレベル）を同定する。その後、全体性能の予測をホットスポットのみで行う。
II. **ホットスポット分離**：計算部分、通信部分、I/O 部分のホットスポットを基のソースコードから分離する。このとき、計算部分を演算カーネルと呼ぶ。通信部分を、通信カーネルと呼ぶ。I/O 部分を、I/O カーネルと呼ぶ。
III. **通信パターン確認**：性能プロファイラによる可視化ツールや、対象コードを解析し、通信パターンを確認する。
IV. **詳細プロファイルと分析**：富士通社提供の詳細プロファイラ（対象のループにおけるハードウェア上の性能情報が取得可能な性能プロファイラ）を用いて、ホットスポットごとにハードウェア性能情報を取得し、性能を分析する。
V. **ベンチマーク化**：ホットスポットのみで動作するようにコードを再構成する。
VI. **詳細モデル化**：ハードウェア因子による実行時間の予測ができるようにする。

本調査研究では、上記の VI の詳細モデル化を行うに当たり、FX10 の利用を前提とし、FX10 で提供される性能プロファイラを用いる。このことで、演算カーネルおよび通信カーネルの抽出だけでなく、現存する計算機（FX10）で対象となる演算カーネルのハードウェア因子（命令発行の種類・量、データ転送時間や待ち時間などの詳細）について、プロファイラを通して取得ができる。本調査研究では、FX10 を基にしたプロセッサアーキテクチャ拡張を行う理由から、上記の方法で概念設計マシンでの性能予測が可能となる。

１．５　アプリケーションの特徴

「計算科学ロードマップ白書」（2012 年 3 月）[5] から、メモリ帯域、FLOPS、Byte/Flops（B/F）値の見積値を得ること、もしくは、本調査研究で参加するアプリケーション開発者自身が行った見積値を採用することで、エクサマシンにおける性能要求を策定した。また、エクサモデル（エクサマシンで実行される問題サイズや同時ジョブ実行数）について、すでに説明したように、科学的に意味がある問題設定をする。

具体的なアプリケーションは、(I) ALPS (Algorithms and Libraries for Physics Simulations)、(II) RSDFT (Real-Space Density-Functional Theory)、(III) NICAM (Nonhydrostatic ICosahedral Atmospheric Model)、(IV) COCO (CCSR Ocean COmponent Model)。詳細については、講演中に説明する。

H25 年度からは理研 FS と連携し、さらに 4 本程度の新規アプリの性能評価を行う予定である。

[参考文献]

(1) http://www.mext.go.jp/b_menu/houdou/24/06/1322138.htm
(2) http://www.mext.go.jp/b_menu/shingi/chousa/shinkou/028/shiryo/__icsFiles/afieldfile/2012/08/14/1324574_2_1.pdf
(3) http://www.mext.go.jp/b_menu/shingi/chousa/shinkou/020/shiryo/__icsFiles/afieldfile/2012/04/12/1319671_03.pdf
(4) HPCI 技術ロードマップ白書，2012 年 3 月.
http://open-supercomputer.org/wp-content/uploads/2012/03/hpci-roadmap.pdf
(5) 計算科学ロードマップ白書，2012 年 3 月.
http://open-supercomputer.org/wp-content/uploads/2012/03/science-roadmap.pdf